NX1 EF 系列 IC 使用 SPI Flash 線路注意事項

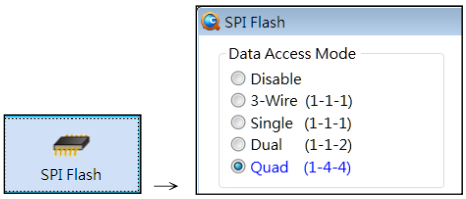
內容： NX1 EF 系列 IC 使用 SPI Flash 時，SPI 通訊埠電源變更與外部 Flash 線路配合說明。

原因： **使用 NX1 EF 系列 IC 時，會依照 *NYIDE* / *Q-Code* 的設定，自動決定 SPI0 與 SPI1 通訊埠的電源由 SPI0_VDD 或 VDD 提供**，外部線路務必配合設定調整，避免電位不匹配產生硬體異常。(*NYIDE* / *Q-Code*) SPI0 設定方式參考表格 1。(*NYIDE*) SPI1 設定參考表格 2。

表格 1、(*NYIDE* / *Q-Code*) SPI0 設定方式

	設定方式	備註

NYIDE	(專案路徑)…\src\nx1_config.h
	`#define _SPI_MODULE ENABLE`
	`#if _EF_SERIES`
	`  #define _SPI_ACCESS_MODE SPI_1_4_4_MODE`
	`#else`
		_SPI_ACCESS_MODE 可選如下：
		SPI_1_1_1_MODE
		SPI_1_2_2_MODE
		SPI_1_4_4_MODE
		SPI_1_1_2_MODE
		SPI_1_1_1_MODE_3WIRE
		NYIDE 依據 **_SPI_MODULE** 與 **_SPI_ACCESS_MODE** 自動調整 SPI0 通訊埠的電壓源

Q-Code	Option → SPI Flash → Data Access Mode 	*Q-Code* 依據 **Data Access Mode** 設定自動調整 SPI0 通訊埠的電壓源。

表格 2、(*NYIDE*) SPI1 設定方式

	設定方式	備註

NYIDE	(專案路徑)…\src\nx1_config.h
	`#define _SPI1_MODULE DISABLE`
	`#define _SPI1_USE_FLASH DISABLE`
	`#define _SPI1_ACCESS_MODE SPI_1_1_1_MODE_3WIRE`
		_SPI1_ACCESS_MODE 可選如下：
		SPI_1_1_1_MODE
		SPI_1_2_2_MODE
		SPI_1_1_2_MODE
		SPI_1_1_1_MODE_3WIRE
		NYIDE 依據 **_SPI1_MODULE** 與 **_SPI1_ACCESS_MODE** 自動調整 SPI1 通訊埠的電壓源

應用開發階段需依照 *NYIDE* / *Q-Code* 的 SPI 通訊設定，找出合適的 SPI 應用線路。

(*NYIDE*)搭配 SPI0 請參考表格 3。

(*NYIDE*)搭配 SPI1 請參考表格 4。

(*Q-Code*)搭配 SPI0 請參考表格 5。

表格 3、(*NYIDE*) SPI0 通訊設定與應用線路對照表

SPI0 通訊設定		SPI0 應用線路
_SPI_MODULE	**_SPI_ACCESS_MODE**	
DISABLE		SPI0 除能
ENABLE	SPI_1_1_1_MODE_3WIRE	SPI0 三線通訊
	SPI_1_1_1_MODE	SPI0 四線通訊
	SPI_1_1_2_MODE	
	SPI_1_2_2_MODE	
	SPI_1_4_4_MODE	SPI0 六線通訊

表格 4、(*NYIDE*) SPI1 通訊設定與應用線路對照表

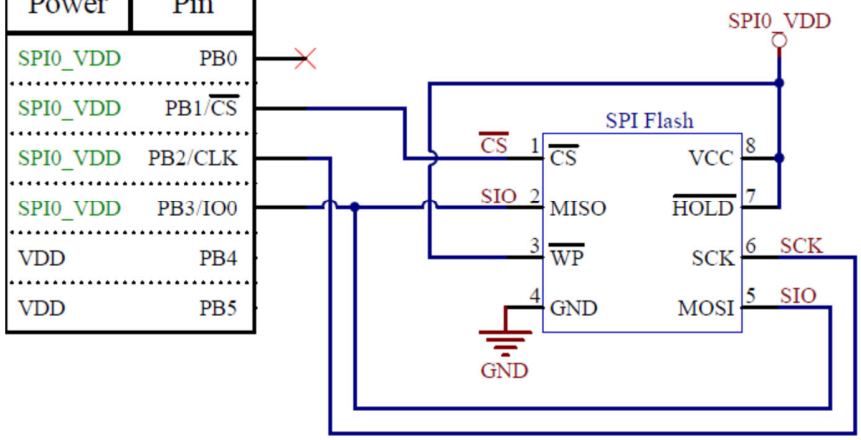
SPI1 通訊設定		SPI1 應用線路
_SPI1_MODULE	**_SPI1_ACCESS_MODE**	
DISABLE		SPI1 除能
ENABLE	SPI_1_1_1_MODE_3WIRE	SPI1 三線通訊
	SPI_1_1_1_MODE	SPI1 四線通訊
	SPI_1_1_2_MODE	
	SPI_1_2_2_MODE	

表格 5、(*Q-Code*) SPI0 通訊設定與應用線路對照表

SPI0 通訊設定	SPI0 應用線路
Data Access Mode	
Disable	SPI0 除能
3-Wire(1-1-1)	SPI0 三線通訊
Single(1-1-1)	SPI0 四線通訊
Dual(1-1-2)	
Quad(1-4-4)	SPI0 六線通訊

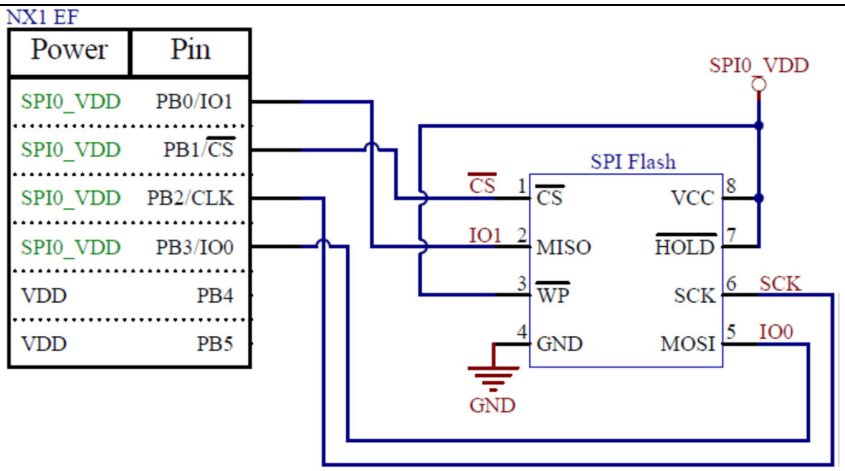
範例： 提供 SPI0 與 SPI1 應用線路參考與說明，SPI0 參考表格 6 進行線路調整，SPI1 參考表格 7 進行線路調整。

表格 6、SPI0 應用線路對照表

<table>
<tr><td>SPI0 除能</td><td>NX1 EF
<table><tr><th>Power</th><th>Pin</th></tr><tr><td>VDD</td><td>PB0</td></tr><tr><td>VDD</td><td>PB1</td></tr><tr><td>VDD</td><td>PB2</td></tr><tr><td>VDD</td><td>PB3</td></tr><tr><td>VDD</td><td>PB4</td></tr><tr><td>VDD</td><td>PB5</td></tr></table>
※PB0 ~ PB5 由 VDD 供電，可轉作 GPIO 使用。</td></tr>
<tr><td>SPI0 三線通訊</td><td>NX1 EF
<table><tr><th>Power</th><th>Pin</th></tr><tr><td>SPI0_VDD</td><td>PB0</td></tr><tr><td>SPI0_VDD</td><td>PB1/$\overline{CS}$</td></tr><tr><td>SPI0_VDD</td><td>PB2/CLK</td></tr><tr><td>SPI0_VDD</td><td>PB3/IO0</td></tr><tr><td>VDD</td><td>PB4</td></tr><tr><td>VDD</td><td>PB5</td></tr></table>
 

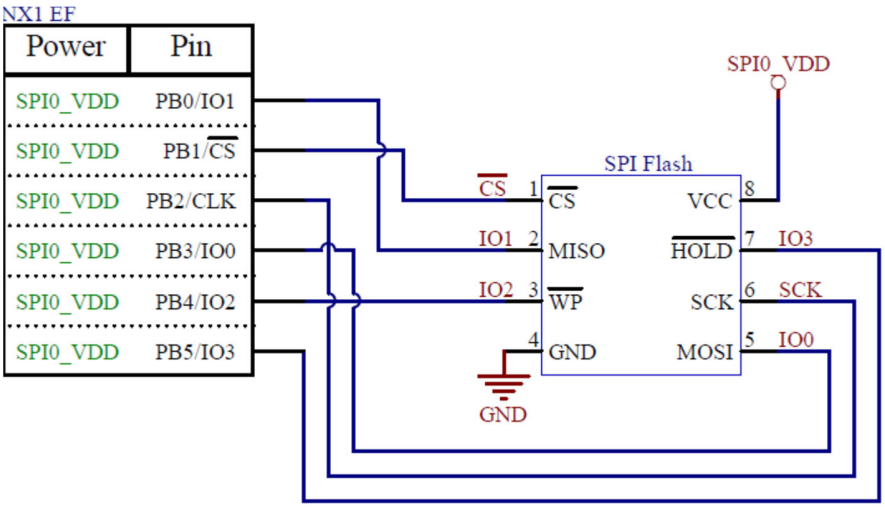
※PB0 由 SPI0_VDD 供電，使用時需注意電壓準位，建議作為保留腳不使用。
1. 如設定 Input，內部上拉電阻會失效，IC 睡眠時無法使用 PB0 喚醒。
2. 如設定 Output 使用，除了注意電位之外，IC 睡眠時也會停止輸出。
※PB4 / PB5 由 VDD 供電，可轉作 GPIO 使用。</td></tr>
</table>

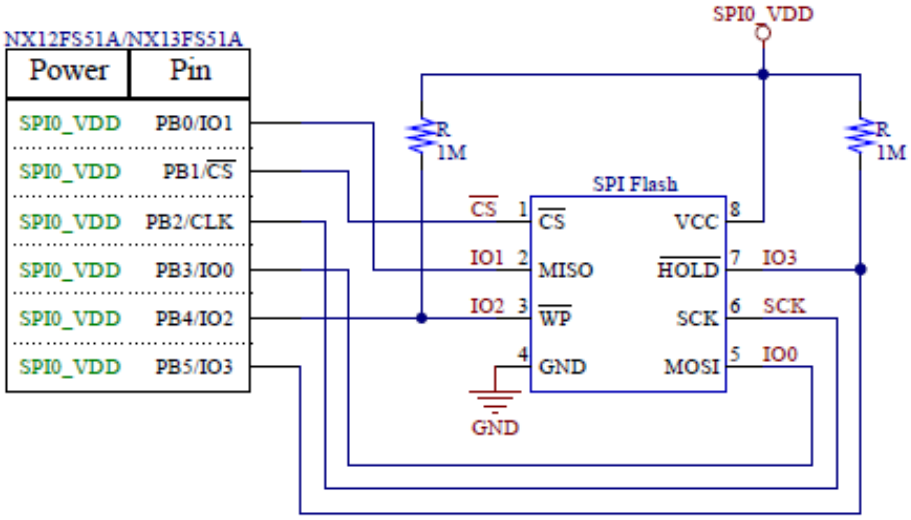
SPI0 四線通訊



※PB4 / PB5 由 VDD 供電，可轉作 GPIO 使用。

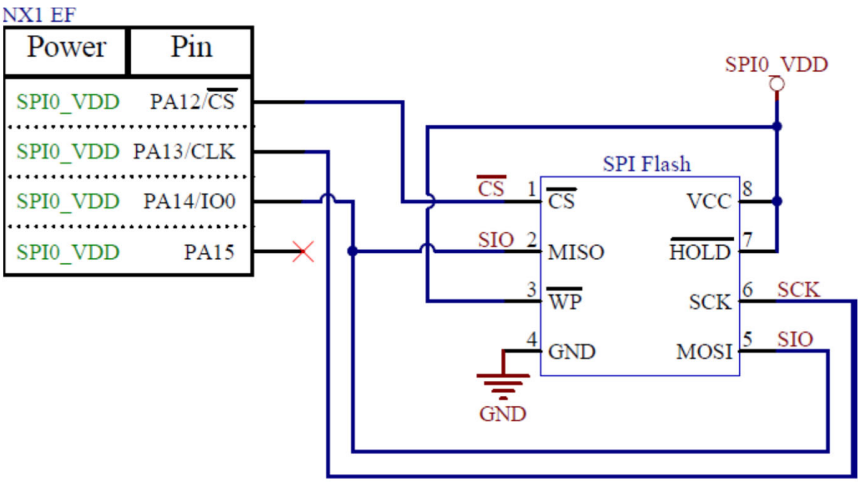
SPI0 六線通訊

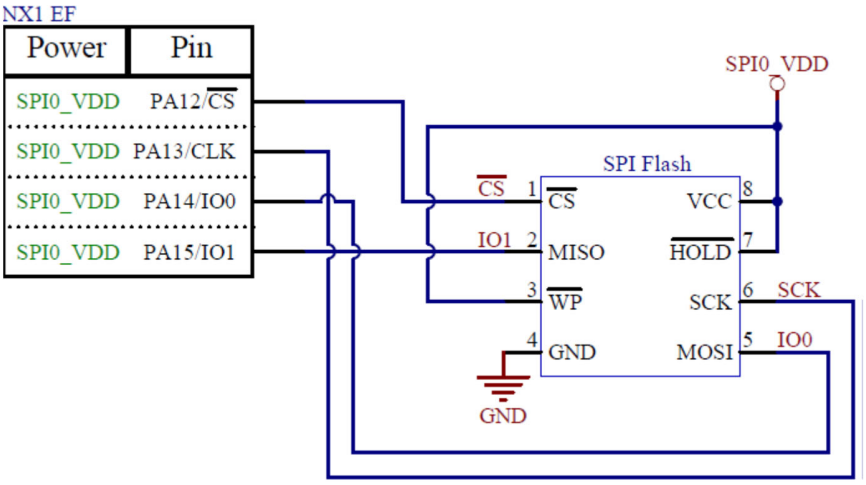




※NX12FS51A 與 NX13FS51A 為了燒錄模式正常，PB4 與 PB5 必須上拉電阻，詳情參考 AP-27。

表格 7 、SPI1 應用線路對照表

<table>
<tr><td>SPI1 除能</td><td>NX1 EF
<table><tr><th>Power</th><th>Pin</th></tr><tr><td>VDD</td><td>PA12</td></tr><tr><td>VDD</td><td>PA13</td></tr><tr><td>VDD</td><td>PA14</td></tr><tr><td>VDD</td><td>PA15</td></tr></table>※PA12 ~ PA15 由 VDD 供電，可轉作 GPIO 使用。</td></tr>
<tr><td>SPI1 三線通訊</td><td>NX1 EF
<table><tr><th>Power</th><th>Pin</th></tr><tr><td>SPI0_VDD</td><td>PA12/$\overline{CS}$</td></tr><tr><td>SPI0_VDD</td><td>PA13/CLK</td></tr><tr><td>SPI0_VDD</td><td>PA14/IO0</td></tr><tr><td>SPI0_VDD</td><td>PA15</td></tr></table> 

※PA15 由 SPI0_VDD 供電，使用時需注意電壓準位，建議作為保留腳不使用。
1. 如設定 Input，內部上拉電阻會失效，IC 睡眠時無法使用 PA15 喚醒。
2. 如設定 Output 使用，除了注意電位之外，IC 睡眠時也會停止輸出。</td></tr>
<tr><td>SPI1 四線通訊</td><td>NX1 EF
<table><tr><th>Power</th><th>Pin</th></tr><tr><td>SPI0_VDD</td><td>PA12/$\overline{CS}$</td></tr><tr><td>SPI0_VDD</td><td>PA13/CLK</td></tr><tr><td>SPI0_VDD</td><td>PA14/IO0</td></tr><tr><td>SPI0_VDD</td><td>PA15/IO1</td></tr></table> 
</td></tr>
</table>